

EDA 技术课程案例化教学改革探索

朱 栋 冯成涛

(常州大学 微电子与控制工程学院, 常州 213159)

摘要:为提高应用型本科院校电子信息工程专业学生对理论知识的应用能力,在 EDA 技术课程中,以网络数据透传实验为案例,引入案例化教学方法。基于光链路的网络数据透传实验的主要实验内容包括在 FPGA 上实现 PHY 芯片数据的并串与串并转换、数字信号的调制与解调、以及光信号的收发等。经过该项目的实践,能够加深学生对网络模型和通信理论的理解,并提高对 FPGA 开发软件的应用能力,能使具备解决实际工程问题的能力,教学目标符合工程教育理念。

关键词:案例化教学;电子设计自动化技术;网络数据透传

中图分类号:G420

文献标识码:A

文章编号:1008-0686(2023)0 -0000-00

Exploration of Case-based Teaching Reform of EDA Technology Course

ZHU Dong FENG Chengtao

(School of Microelectronics and Control Engineering, Changzhou University, Changzhou, Jiangsu 213159, China)

Abstract:To improve the application ability of students of electronic engineering major from undergraduate universities to apply theoretical knowledge, we take network data transmission experiment as a case and introduce the case-based teaching method into the EDA technology course. The main content of network data transmission experiment based on photo-communication comprises network data parallel-serial and serial-parallel transformation, digital signal modulation and demodulation, and optical signal transceiver. The practices of this project can greatly deepen students' understanding of network model and communication theory. The practice can improve the application ability of FPGA development software and simulation tools, and make students have the ability to solve actual engineering problems. The teaching goals oriented by the curriculum are in line with the concepts of engineering education.

Key words:case-based teaching; electronic design automation technology; network data transmission

电子设计自动化(EDA)技术及其课程设计通常为电子类专业本科学生的必修专业课程,该课程旨在让学生掌握基本的硬件描述语言(HDL)的编程和FPGA应用技术。相比于C语言类的高级语言编程,对于学生来说HDL编程入门较为困难,要求学生有逻辑门电路的编程思维和波形时序的概念。

FPGA在通信领域应用广泛,引入通信类的应用案例,有利于激发学生的学习兴趣,使学生快速掌握FPGA的开发方式,并使学生加深对数字信号处理和通信原理等其他课程中重要知识点的理解。包秀荣^[1]提出将EDA技术应用在数字电路课程设计中,引导学生利用EDA工具设计数字电路系统。倪德克等^[2]将ModelSim仿真工具应用于数字电路设计中。覃永新等^[3]将QDPSK调制系统的设计作为实例引入EDA技术的教学中,使学生

在掌握EDA技术的同时加深对通信系统工作原理的理解。朱栋等^[4]将以FPGA为核心处理器的数字式超声波发生器作为案例,改革电子技术课程设计的案例化教学方式。吴迪等^[5]将问题驱动教学法引入EDA技术实验,以综合设计作为核心问题反向设计基础实验。丁家峰^[6]基于DE2-115口袋实验室构建了全新的培养模式,验证了新培养模式的有效性。本文中设计的基于无线光通信的网络数据透传实验涵盖了网络通信、光通信、数字通信等多种通信技术,是一个多课程综合化的应用案例。

1 实验系统设计

基于无线光通信链路的网络数据实时透传实验系统主要由上位计算机、FPGA处理板、LED收发模块、光链路等单元组成,实验系统框图如图1

收稿日期:2022-10-23;修回日期:2022-12-05

基金项目:江苏省自然科学基金项目(BK20191451);常州大学教研改革项目(GJY2020048,GJY2020041)

第一作者:朱栋(1978—),男,博士,副教授,主要从事数字信号处理的教学和研究工作,E-mail: zhudong@cczu.edu.cn

所示。其中, FPGA 是实现网络数据实时透传的核心处理器, 实验的主要内容是在 FPGA 上实现相关功能。FPGA 可选用 Altera 公司的 Cyclone IV 系列的 EP4CE6E22C8 低成本器件。FPGA 接收来自 PHY 芯片 MII 接口的 4-bit 并行网络数据, 该数据为上位计算机通过以太网口发送的包含底层协议包头的 16 进制数据, FPGA 首先将 4bit 并行数据转成 1bit 串行数据。其次, 串行数据作为调制码元加以适当的数字调制驱动 LED 发射模块, 实现光信号的发射。光信号经过无线光链路传播至 LED 接收模块, LED 接收端将光信号转变成电信号并进行放大、滤波、电平比较等处理, 整形成 TTL 电平数字信号并送至对端 FPGA。对端 FPGA 再对数字信号进行调解、串转并等处理后还原成 MII 接口的 4bit 并行网络数据并发送至 PHY 芯片, 并最终送至对端上位计算机, 从而实现网络数据包的透传。对端上位计算机以同样方式发送网络数据至本端上位计算机, 以实现全双工的网络数据透传实验。

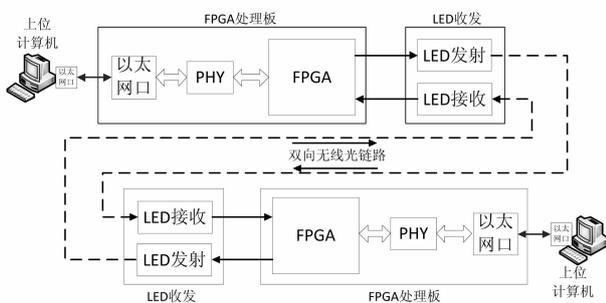
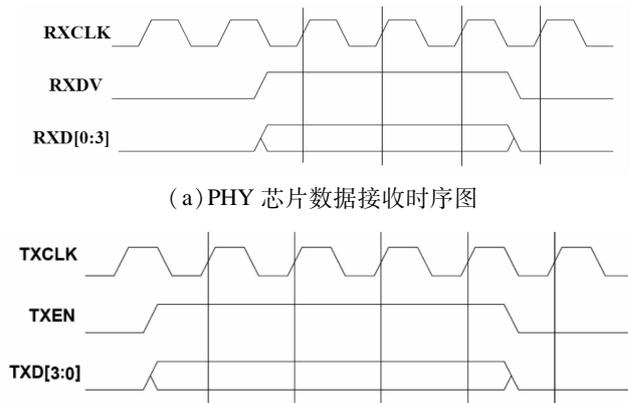


图 1 实验系统组成框图

上位计算机通过以太网口与 FPGA 处理板进行网络数据交互, 上位机使用网络调试助手等工具软件实现 UDP 数据包的收发。普通的以太网口有 10M、100M、1000M 三种连接速度, 千兆 PHY 芯片可实现 10M/100M/1000M 自适应连接。PHY 芯片是模数混合芯片, 当网络连接为 10M/100M 时, PHY 芯片的模拟端通过两对差分线 TPTX +/ 和 TPRX +/ 与网口连接, PHY 芯片数字端(即 MII 接口)与 FPGA 的普通 IO 连接。MII 接口包括一组用于接收数据的端口(RXCLK、RXD[3:0]、RXDV)和一组用于发送数据的端口(TXCLK、TXD[3:0]、TXEN)、以及一组用于配置 PHY 芯片内部寄存器的双线同步串行总线(MDC 和 MDIO)。RXCLK 和 TXCLK 分别是数据 RXD 和 TXD 的同步时钟, RXDV 是接收数据有效的标志信号, TXEN 是发送数据有效信号, 两者都必须在发送/接收数据期间的第一个时钟前沿之前置为高电平, 如

图 2 所示。



(a) PHY 芯片数据接收时序图

(b) PHY 芯片数据发送时序图

图 2 PHY 芯片数据收发时序图

本实验使用 10M/100M/1000M 自适应连接且具有 RGMII 标准接口的 PHY 芯片, 如 REALTEK 公司的 RTL8211F。当网络连接为 10M 时, 网络数据无需进行缓存, 而直接将当前的网络数据进行调制和发射, 发射数据的数据率也为 10M, 与网络连接速率保持一致, 从而实现基于数字逻辑电路的实时数据透传。当网络连接为 100M/1000M 时, 数据速率较高, 此时要实现数据透传必须使用响应速度更高的激光收发模块以替换 LED 收发模块。而考虑到激光对人眼的危害, 保证实验的安全性, 此实验的光链路使用 LED 收发模块, 网络连接设定为 10M 速率。

针对光通信链路, 调制解调方式有开关键控(OOK)、脉冲位置调制(PPM)、数字脉冲间隔调制(DPIM)等开/关类方式可选, 其中 DPIM 方式的数据帧时长与原始数据帧时长不同, 需先对一整包网络数据进行完整缓存后再调制发送, 无法实现严格意义上的实时数据透传。DPIM 的实现难度也更大, 推荐学生主要使用 OOK 和 PPM 两种调制方式。LED 发射和接收采用红外 850nm 或 940nm 波段的二极管作为传感器, 实验时应尽量减小周围环境可见光干扰。

2 FPGA 程序设计

FPGA 是实现网络数据实时透传的核心处理器, FPGA 收发网络数据并控制光链路发射/接收光信号的处理过程如图 3 所示。FPGA 接收来自 PHY 芯片 RGMII 接口的 4 位并行数据时, 先对并行数据进行并转串处理, 串行码可实现对光模块发射的控制。以 10M 网络连接为例, 10M 的串行网络数据利用 LED 光链路的通断实现信号的传输。

对 RXD 数据进行并转串时需要 10MHz 时钟,

而 10MHz 必须与 2.5MHz 的并行数据时钟相参,因此,RXD 数据进入 FPGA 后首先要进行数据时钟转换,将来自 PHY 的数据时钟 RXCLK 转换成 FPGA 内部的 2.5MHz。时钟转换的方法是使用 FPGA 片上双端口 RAM, RAM 写入时钟使用 RXCLK,而读出时钟使用 FPGA 内部的 2.5MHz 时钟。

时钟转换、并转串、数字调制所需的不同频率时钟,均统一由时钟模块 FPGA 片上 PLL 产生,以此保持各时钟之间严格相参。数字信号处理中经常会遇到多时钟域的问题,不同频率的时钟由同一时钟源输出才不会引起多时钟域信号处理过程中的竞争与冒险。片上 PLL 的输入参考时钟则一般由 FPGA 处理板上的 50MHz 晶振提供,而不能采用 2.5MHz 的 TXCLK。因为用于 PLL 内部的鉴相时钟至少为 10MHz 以上频率的时钟。

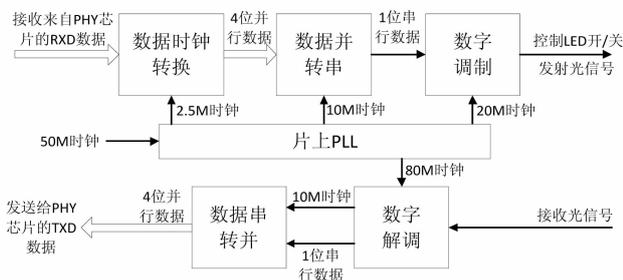
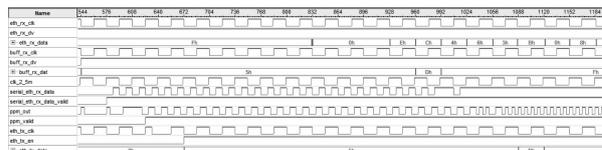


图 3 FPGA 处理 PHY 数据的逻辑框图

数字调制部分需考虑用于同步的帧头波形、帧结束(空闲)波形、数据段调制方式等三个阶段。由于网络数据具有空闲期间,而 LED 发射单元通常需在空闲期间也需发射脉冲以维持其稳定状态。针对 LED 收发模块,可考虑的调制方式为 OOK、PPM 等开关键控类方式。OOK 调制方式相对实现简单,直接将 0/1 串行数据作为码元即可,但 OOK 调制的帧头波形可能会与数据波形完全相同,从而引起帧头的误检。针对网络数据而言,此问题可忽略,因为 PHY 层的 UDP 数据包均以连续 6 个 0x50 作为起始标志。但在信号信噪比较低时,解调时仍然有可能将 OOK 的数据段判断为帧头波形。而 PPM 调制则不会出现这样的问题,但实现 PPM 调制有一定难度。PPM 调制是在一个码元周期内,前低后高代表码元为 0,前高后低代表码元为 1。因此,本实验在数字调制部分的难度分为高低两档:OOK 为低难度,PPM 为高难度。若采用 PPM 调制方式,帧头设计为一长脉冲(如 350 ns)用于解调时数据位同步,帧结束或空闲期间波形为一短脉冲(如脉宽 50 ns),即可实现帧头

波形、数据段波形、帧结束波形无任何冲突。假定空闲期间短脉冲的重复周期为 400ns,发射波形三个阶段信号脉冲占空比对比如下:①帧头波形占空比为 87.5%;②PPM 数据段占空比恒定为 50%;③帧结束波形占空比为 12.5%。这样设计波形,可使三种波形两两之间特征差别最大,帧头误检率最低。

在 Quartus II 13 开发环境中创建工程并完成编译,Cyclone IV 器件的片上资源使用情况如下:①逻辑单元(LEs)使用 1429 个;②寄存器(registers)使用 1092 个;③引脚(pins)使用 18 个;④锁相环(PLL)使用 1 个;⑤为调试方便,在 SignalTap 调试工具中添加了多个关键信号,使得片上存储器使用量为 221,440b。在采样时钟 80MHz 情况下,几个关键信号的 SignalTap 采集波形如图 4 所示。其中,发射波形(ppm_out)采用 PPM 调制。



能力、数字逻辑电路设计能力、软件开发能力、网络分析能力、文档报告制作能力等五大项目建立,每项各占总达成度的 20%。每一大项又有很多分项,如系统构建能力大项包括系统完整性、系统可行性、调制原理、通信链路等 4 个子项,每个子项各占 5%;数字逻辑电路设计能力大项包括 HDL 编程、IP 调用、时序约束、层次化设计等 4 个子项,每个子项各占 5%;软件开发能力大项包括 Quartus 应用、SignalTap 应用、ModelSim 应用、其他工具等 4 个子项,每个子项各占 5%;网络分析能力大项包括网络模型的理解、UDP 数据包帧结构、MAC 地址解析、CRC 校验位解析等 4 个子项,每个子项各占 5%;文档报告制作大项包括文档的完整性、文档的规范性、汇报、现场质疑应变等 4 个子项,每个子项各占 5%。最终,根据各个子项的得分,累计得出总达成度。另外,制作调查问卷,从学生那里得到对于本课程新案例实施过程的反馈意见,做到持续改进,使整个课程不断优化。

4 结语

为提高电子类本科学生的 FPGA 应用能力,设计了一套基于无线光通信的网络数据实时透传实验系统。学生可以利用该实验平台对网络数据进行调制与解调,以实现在光链路上的实时数据收

发。该实验可以作为 EDA 技术课程的实验或者 EDA 课程设计的课题,可供 3-4 名学生协作完成,主要任务是通过编写 HDL 代码或编辑原理图实现基于 FPGA 的网络数据透传,并完成实验报告。通过本实验的实践,可加深学生对于数字通信、网络通信等课程中相关知识点的理解,同时极大提高学生的 FPGA 应用能力。

参考文献

- [1] 包秀荣. 基于 EDA 技术的数字电路课程设计[J]. 教育教学论坛. 2014, (04): 245-246.
- [2] 倪德克, 师亚莉, 朱旭花, 等. EDA 技术在数字电路课程设计教学改革中的探索与实践[J]. 大学教育. 2016(4): 118-119.
- [3] 覃永新, 陈文辉, 杨叙. 基于 EDA 技术的通信原理课程设计的改革与探索[J]. 高教论坛. 2008(6): 82-85.
- [4] 朱栋, 冯成涛, 储开斌. “电子技术”课程设计的项目化教学改革探索 - 以数字化超声波发生器电路为例[J]. 教育教学论坛. 2021(35): 57-60.
- [5] 吴迪, 符策, 李涛, 等. 基于 PBL 模式的 EDA 技术实验教学改革[J]. 实验室研究与探索. 2021, 40(2): 159-163.
- [6] 丁家峰. 基于口袋实验室的 EDA 课程教改实践[J]. 电气电子教学学报, 2022, 44(1): 45-50.