文章编号：2095-4980(2019)02-0243-05

基于改进的 Quinn 测频算法及其 FPGA 实现

周胜文[1]，詹　磊[1]，廖春兰[1]，马　凡[2]，刘平原[1]，董　晖[1]

(1.中国航天电子技术研究院 北京遥测技术研究所，北京 100094；2.中国信息通信研究院 泰尔终端实验室，北京 100191)

摘　要：在分析 Quinn 算法性能的基础上，提出一种改进的 Quinn 测频算法，并对该算法的原理和 FPGA 实现步骤进行详细说明。仿真结果表明：在低信噪比条件下新算法的估计性能不随被估计信号的频率分布而产生波动，在整个频段内估计均方根误差(RMSE)接近克拉美–罗下界(CRLB)。为了减少测频时间，新算法在 FPGA 平台实现时采用初始频偏的多项式函数构造频率估计值。实测结果表明新方法测频精确度高，测频时间短，可以用于快速测频场合。

关键词：频率估计；Quinn 算法；克拉美–罗下界；现场可编程门阵列

中图分类号：TN974　　**文献标志码：**A　　**doi：**10.11805/TKYDA201902.0243

Frequency measurement algorithm based on improved Quinn algorithm and its FPGA implementation

ZHOU Shengwen[1]，ZHAN Lei[1]，LIAO Chunlan[1]，MA Fan[2]，LIU Pingyuan[1]，DONG Hui[1]

(1.Beijing Research Institute of Telemetry，China Aerospace Electronic Technology Research Institute，Beijing 100076，China；
2.Telecommunication Technology Laboratory，China Academy of Information and Communications Technology，Beijing 100191，China)

Abstract: An improved Quinn algorithm is proposed based on analyzing the performance of Quinn algorithm. The principle and Field Programmable Gate Array(FPGA) implementation steps of the new algorithm are described in detail. The simulation results indicate that the performance of improved Quinn algorithm does not fluctuate with the distribution of signal frequency, and its Root Mean Square Error(RMSE) approaches to Cramer–Rao Lower Bound(CRLB) throughout the whole frequency range. In order to decrease the latency of frequency measurement, polynomial function of frequency deviation estimator is utilized to implement improved algorithm on FPGA. The experiment results demonstrate the new algorithm with high accuracy and less latency is suitable for fast frequency measurement.

Keywords: frequency estimation; Quinn algorithm; Cramer–Rao Lower Bound(CRLB); Field Programmable Gate Array(FPGA)

对淹没在噪声中的正弦波信号频率进行快速估计是电子对抗领域中的重要课题之一，目前最常用的是基于离散傅里叶变换(Discrete Fourier Transform，DFT)的各类频率估计算法，但是难以同时满足频率测量精确度高与频率测量时间短的实际应用需求。采用离散快速傅里叶变换(Fast Fourier Transform，FFT)直接谱估计法进行频率估计，计算量小，但 FFT 算法精确度依赖于采样长度[1]。Rife 算法在不改变 FFT 采样长度的情况下提高了估计精确度，但是当被估计频率位于量化频率附近时估计误差较大[2]。Quinn 算法相比 Rife 算法提高了估计精确度，但在低信噪比条件下对量化频率点附近的估计仍出现较大波动[3]。基于频谱细化的修正 Rife 算法在粗测频后先根据频偏区间对不同频率信号进行不同频移，再利用 Rife 算法进行频率估计[4–6]。基于频移的修正，首先采用 Quinn 算法进行粗测频，然后根据频偏进行频移，频移后再使用 Quinn 算法进行精测频[7–8]。

上述几种算法在信噪比较低时估计方差随着频率的分布出现较大波动，且基于频移的算法需要首先进行频率粗估计，频移之后再进行精估计。该类算法测频精确度足够，算法时效性却难以满足要求。因此，本文从 FPGA 实现角度提出一种改进的 Quinn 算法，仿真实验结果表明该方法具有快速、精确度高的优点，适合工程实际应用场合。

收稿日期：2017-10-24；**修回日期：**2018-01-17

1 Quinn 算法原理

设观测的单频复正弦信号为：

$$x(n)=A\exp(\mathrm{j}2\pi f_0 n/f_s+\phi_0)+\omega(n),\ n=0,1,\cdots,N-1 \tag{1}$$

式中：A 为振幅；f_0 为信号频率；f_s 为采样频率；ϕ_0 为初相；N 为采样点数；$\omega(n)$ 是均值为 0、方差为 σ^2 的复高斯白噪声；信号噪声功率比 $R_{SN}=A^2/(2\sigma^2)$。信号 $x(n)$ 的离散傅里叶变换(DFT)为：

$$X(k)=\sum_{n=0}^{N-1}x(n)\exp(-\mathrm{j}\frac{2\pi}{N}kn),\ k=0,1,\cdots,N-1 \tag{2}$$

设 $k=k_0$ 时 $X(k)$ 幅度最大，即 $\max\{|X(k)|\}=|X(k_0)|$，则对应相邻的谱线幅度分别为 $|X(k_0+1)|$ 和 $|X(k_0-1)|$，$|X(k_0+1)|$ 和 $|X(k_0-1)|$ 中一个为次大值，一个为第三大值。DFT 运算得到的是离散频谱，谱线的间隔为 $\Delta f=f_s/N$，若直接利用 DFT 进行频率估计，则估计精确度受到观测时间长度的限制，误差范围为 $\pm\Delta f/2$。当信号真实频率不是频谱间隔的整数倍时，真实频率位于两条幅度最大谱线之间，借助次大幅度谱线与最大幅度谱线的比值就可以估计出信号的实际频率。

Quinn 算法[3]给出的频率估计为：

$$\tilde{f}_0=\Delta f(k_0+\delta) \tag{3}$$

式中 δ 为频率修正项，表示为：

$$\delta=\begin{cases}\delta_2,\ \delta_1>0,\ \delta_2>0\\ \delta_1,\ \text{others}\end{cases} \tag{4}$$

式(4)中 δ_1 和 δ_2 表示为：

$$\begin{cases}\delta_1=\beta_1/(1-\beta_1),\beta_1=\mathrm{Re}\{X(k_0-1)/X(k_0)\}\\ \delta_2=\beta_2/(\beta_2-1),\beta_2=\mathrm{Re}\{X(k_0+1)/X(k_0)\}\end{cases} \tag{5}$$

Quinn 算法的频率估计方差[9]为：

$$\mathrm{Var}(\tilde{f}_0)=(f_s/N)^2\frac{(1-|\delta|)^2[(1-|\delta|)^2+\delta^2]}{N(R_{SN})\mathrm{sinc}^2(\delta)} \tag{6}$$

由式(6)可知，当 δ 接近 ±0.5 时，Quinn 算法的频率估计精确度很高，但是当 δ 接近 0 时，Quinn 算法的估计误差较大。

2 改进的 Quinn 算法

由式(6)可知，Quinn 算法的频率估计方差随着频率偏移量呈现类抛物线分布，即频偏量接近 0 时，估计误差达到最大值，当频偏量接近 ±0.5 时，估计误差达到最小值。为了改进频移类算法需要较长测量时间的问题，Quinn 提出改善频偏估计精确度的新估计，但是该估计量公式较复杂，在实际工程应用时难度较大[10]。本文算法通过构造实时补偿函数，将频率估计量转换为频率偏移初始估计量的多项式组合，即

$$f_e(\delta)=-1.56\delta^4+1.36\delta^2+0.2 \tag{7}$$

该补偿函数随频率偏移量变化呈抛物线分布，当频偏值 δ 为 0 时，补偿函数达到最小值，当频偏量接近 ±0.5 时，补偿函数达到最大值。补偿函数为初始频偏 δ 的多项式组合，可以方便在 FPGA 平台实现。补偿函数和 Quinn 算法估计子 δ_1 和 δ_2 构成新的频偏估计为：

$$\gamma=(\delta_1+\delta_2)/2-f_e(\delta_1)+f_e(\delta_2) \tag{8}$$

因此，改进算法相比各种基于频移的估计算法，节省了数据等待及频移操作时间，所需的测频时间大幅减少，改进算法具体流程如下：

1) 对观测信号 $x(n)$ 作 DFT，搜索 DFT 幅度谱线最大值位置 k_0，保存最大谱线值 $X(k_0)$、最大谱线左侧值 $X(k_0-1)$、最大谱线右侧值 $X(k_0+1)$。

2) 根据式(5)，计算频偏估计值 δ_1,δ_2。

3) 根据式(7)，计算实时补偿函数 $f_e(\delta_1),f_e(\delta_2)$。

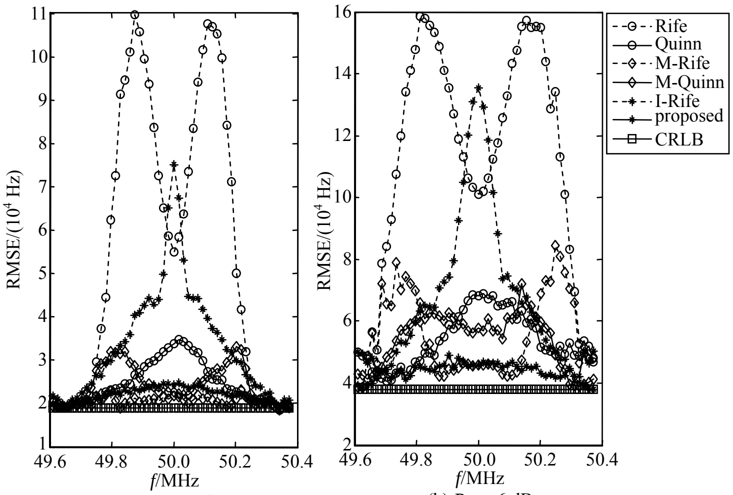
4) 根据式(8)，计算最终频偏估计值 γ，最终频率估计值为 $\tilde{f}_0=\Delta f(k_0+\gamma)$。

3　仿真分析

在不同信号频率和不同信噪比条件下，对改进算法进行蒙特卡洛仿真，并与 Rife,Quinn,M-Rife,I-Rife,M-Quinn 等算法的估计性能进行对比。仿真时采样频率 $f_s = 200\,\text{MHz}$，采样点数 $N = 256$，$\Delta f = f_s / N = 781.3\,\text{kHz}$，蒙特卡洛仿真次数为 1 000 次。

3.1 不同信号频率时的估计误差

设信号的真实频率在 FFT 量化频率间隔内的概率是均匀分布的，选取量化频率点 $f_0 = 50\,\text{MHz}$，在 $[f_0 - \Delta f/2, f_0 + \Delta f/2]$ 区间内等间隔选取 50 个频点。本文算法及其他几种算法在不同信噪比时频率估计的均方根误差如图 1 所示。图 1(a)中的仿真条件为 R_{SN}=0 dB，图 1(b)仿真条件为 R_{SN}=−6 dB，从图中可以看出，本文算法在整个频段内的均方根估计误差波动都较小，性能优于其他算法，并且在低信噪比条件下，均方根误差接近克拉美−罗下界(CRLB)，估计性能相比其他几种算法更稳定。



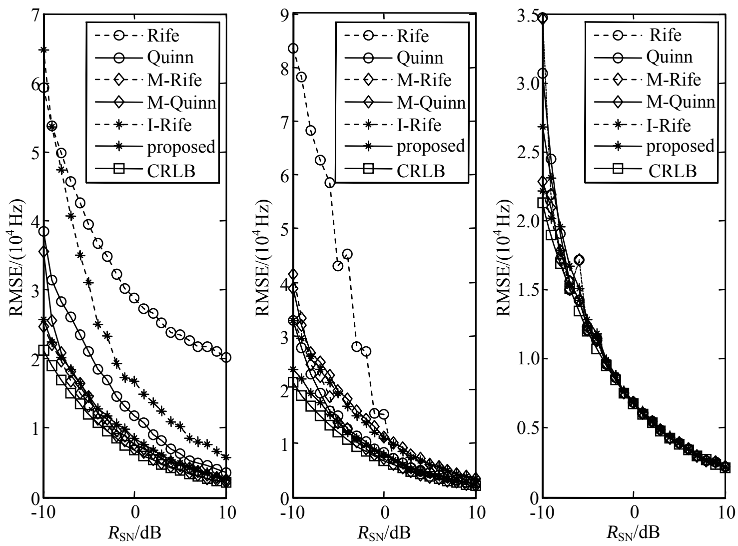
(a) R_{SN}=0 dB　(b) R_{SN}=-6 dB

Fig.1 RMSE of proposed algorithm and other algorithms at different frequencies

图 1 本文算法和其他算法在不同频率下的均方根误差

3.2 不同信噪比时的估计误差

为检验算法在不同信噪比条件下的估计性能，信噪比区间取 [−10 dB,10 dB]，间隔为 1 dB，在每个信噪比条件下进行 1 000 次蒙特卡洛仿真，真实信号频率在量化频率点 f_0 附近，分别选取 3 种不同情况：$f_0 + 0.05\Delta f$，$f_0 + 0.25\Delta f$，$f_0 + 0.45\Delta f$。本文算法及其他算法的频率估计均方根误差如图 2 所示。从图 2 可以看出，随着信噪比的提高，本文算法的均方根误差很快接近 CRLB，且相比于其他算法，在低信噪比条件下的均方根误差更接近于 CRLB。



(a) $f_0 + 0.05\Delta f$　(b) $f_0 + 0.25\Delta f$　(c) $f_0 + 0.45\Delta f$

Fig.2 RMSE of proposed algorithm and other algorithms with different SNR

图 2 本文算法和其他算法在不同信噪比下的均方根误差

4　改进算法的 FPGA 实现

4.1 FPGA 实现流程

本文采用 Xilinx 公司 XC7K410TFFG676 FPGA 芯片实现改进的 Quinn 算法，为了提高测频算法响应速度，FFT 算法采用基 2 单路延迟反馈(Radix-2 Single-path Delay Feedback，R2SDF)流水结构[11−15]。FFT 峰值搜索采用冒泡法，即按照采样数据到达顺序逐个比较来求最大值，FFT 运算完成的同时 FFT 最大值及最大值相邻点也可以求出。频偏估计值 δ_1 和 δ_2 可根据算法公式采用两个除法器实现，为了进一步提高运算速度，可根据频偏估计精确度将除法器位数适当缩减。补偿函数 $f_e(\delta_1)$ 和 $f_e(\delta_2)$ 是频偏初始估计值的多项式组合，可利用乘法器实时计算。得到频谱最大值编号 k_0 和最终频偏估计值 γ 后，乘以频谱间隔 Δf 完成实际信号频率的转换。改进 Quinn 算法的 FPGA 实现流程如图 3 所示。

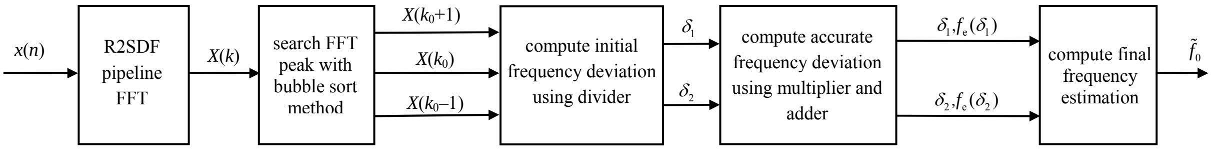


Fig.3 Flow chart of improved Quinn algorithm implemented on FPGA
图 3 改进的 Quinn 算法 FPGA 实现流程图

4.2 FPGA 实现与理论仿真对比

为了在 FPGA 平台上验证改进算法的测频精确度和测频稳定度，需要测试验证算法在不同频率区间的测频均方根误差。同时为了便于与理论仿真结果进行比较，选取量化频率点 $f_0 = 50\,\text{MHz}$，在 $[f_0 - \Delta f/2, f_0 + \Delta f/2]$ 区间内等间隔选取 50 个频点，在信噪比 R_{SN}=0 dB 时将不同频点的输入数据量化后存入 FPGA 的内部 ROM 中，通过读取不同频率的数据作为算法测试数据。为测试验证算法的稳定度，将 200 次蒙特卡洛数据导入 FPGA 内部的 ROM，记录 200 次算法的运行结果，并将测频算法的输出结果导入到 Matalb 软件后进行对比仿真分析。

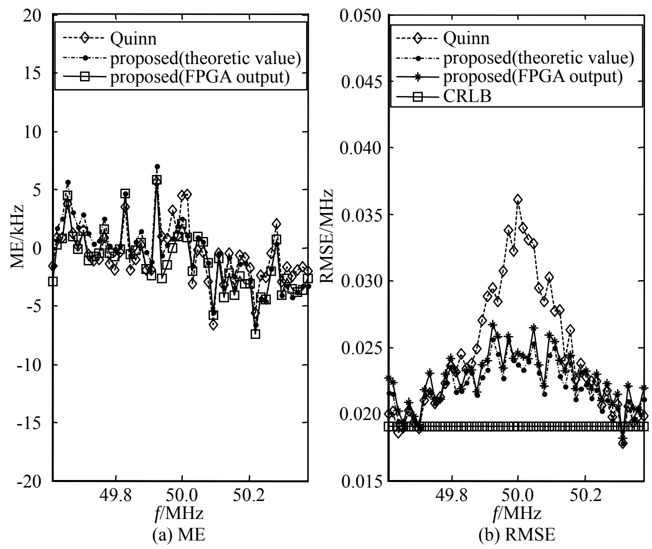


Fig.4 ME and RMSE of proposed algorithm implemented on FPGA
图 4 本文算法在 FPGA 实现后的实测均值误差和均方根误差

图 4 是本文提出的改进算法的性能测试结果，图 4(a)是改进算法的均值误差(Mean Error，ME)图，从图中可以看出算法的理论估计值和 FPGA 实测相一致，且与信号频率的真实值的偏差较小；图 4(b)是改进算法的均方根误差(RMSE)图，从图中可以看出改进算法的均方根误差约为 1.4 倍 CRLB，在整个频率区间内性能稳定，并且改进算法均方根误差的理论值和 FPGA 实测相一致，证明算法的 FPGA 实现正确。

4.3 FPGA 资源消耗

利用 Xilinx Vivado 软件建立工程，选择 FPGA 芯片 XC7K410T，经过综合和布局布线后，改进算法消耗的总资源情况如表 1 所示。从表 1 可以看出，改进 Quinn 算法的资源消耗仅占 FPGA 总资源的约 4%，因此算法资源消耗很少，适合实际工程应用。

表 1 改进的 Quinn 算法的 FPGA 资源消耗情况表
Table1 Resource utilization of improved Quinn algorithm implemented on FPGA

resource	utilization	available	utilization/%
FF	19 449	508 400	3.83
LUT	8 433	254 200	3.32
memory LUT	4	90 600	0.01
DSP48	21	1 540	1.36
BUFG	1	32	3.12

5 结论

针对现有基于频谱细化测频算法的硬件实现速度慢的缺点，本文提出一种改进的 Quinn 测频算法。通过理论仿真分析了改进算法在低信噪比条件下整个频率区间的算法稳定度，从工程应用的角度阐述了改进算法 FPGA 实现的关键步骤。理论仿真分析和 FPGA 实测结果表明：新算法能够在低信噪比条件下进行快速、准确测频，在 0 dB 信噪比，采样率 200 MHz 条件下，全频率范围内的测频均方根误差小于 0.03 MHz(约 1.4 倍 CRLB)，测频时间 2.9 μs(Latency 580)，资源消耗少，适合于电子对抗领域的实际工程应用。

参考文献：

[1] PALMER L C. Coarse frequency estimation using the discrete Fourier transform[J]. IEEE Transactions on Information Theory, 1974,20(1):104-109.

[2] RIFE D C,BOORSTYN R R. Single-tone parameter estimation from discrete-time observation[J]. IEEE Transactions on Information Theory, 1974,20(5):591-598.

[3] QUINN B G. Estimating frequency by interpolation using Fourier coefficients[J]. IEEE Transactions on Signal Processing, 1994,42(5):1264-1268.
[4] 邓振淼,刘渝,王志忠. 正弦波频率估计的修正 Rife 算法[J]. 数据采集与处理, 2006,21(4):473-477. (DENG Zhenmiao, LIU Yu,WANG Zhizhong. Modified rife algorithm for frequency estimation of sinusoid wave[J]. Journal of Data Acquisition & Processing, 2006,21(4):473-477.)
[5] 王宏伟,赵国庆. 正弦波频率估计的改进 Rife 算法[J]. 信号处理, 2010,26(10):1573-1576. (WANG Hongwei,ZHAO Guoqing. Improved Rife algorithm for frequency estimation of sinusoid wave[J]. Signal Processing, 2010,26(10):1573-1576.)
[6] 龚岳洲,周新力,孙小东,等. 一种高精度的 Rife 算法[J]. 无线电工程, 2013,43(2):30-33. (GONG Yuezhou,ZHOU Xinli,SUN Xiaodong,et al. A high-precision Rife algorithm[J]. Radio Engineering, 2013,43(2):30-33.)
[7] 李夏,郭英,张坤峰,等. 基于频移修正的线性方程频率估计算法[J]. 探测与控制学报, 2015,37(4):66-71. (LI Xia, GUO Ying,ZHANG Kunfeng,et al. Modified linear equation frequency estimator based on frequency shift[J]. Journal of Detection & Control, 2015,37(4):66-71.)
[8] 谢胜,于平,林少兴,等. 基于频移修正的奎因频率估计算法[J]. 探测与控制学报, 2012,34(1):50-54. (XIE Sheng,YU Ping,LIN Shaoxing,et al. Modified Quinn frequency estimation algorithm based on frequency shift[J]. Journal of Detection & Control, 2012,34(1):50-54.)
[9] 齐国清,贾欣乐. 插值 FFT 估计正弦信号频率的精度分析[J]. 电子学报, 2004,32(4):625-629. (QI Guoqing,JIA Xinle. Accuracy analysis of frequency estimation of sinusoid based on interpolated FFT[J]. Acta Eltronica Sinica, 2004,32(4): 625-629.)
[10] QUINN BARRY G. Estimation of frequency, amplitude, and phase from the DFT of a time series[J]. IEEE Transactions on Signal Processing, 1997,45(3):814-817.
[11] WOLD E H,DESPAIN A M. Pipeline and parallel-pipeline FFT processor for VLSI implementation[J]. IEEE Transactions on Computer, 1984,33(5):414-426.
[12] WANG Z,LIU X,HE B,et al. A combined SDC-SDF architecture for normal I/O pipelined Radix-2 FFT[J]. IEEE Transactions on VLSI System, 2015,23(5):973-977.
[13] AYINALA Manohar,BROWN Michael,PARHI Keshab K. Pipelined parallel FFT architectures via folding transformation[J]. IEEE Transactions on VLSI Systems, 2012,20(6):1068-1081.
[14] 陈海燕,杨超,刘胜,等. 一种高效的面向基 2FFT 算法的 SIMD 并行存储结构[J]. 电子学报, 2016,44(2):241-246. (CHEN Haiyan,YANG Chao,LIU Sheng,et al. An efficient SIMD parallel memory structure for Radix-2 FFT computation[J]. Acta Eltronica Sinica, 2016,44(2):241-246.)
[15] 王非非,杜伟韬. 一种旋转因子访存优化的 FFT 算法[J]. 太赫兹科学与电子信息学报, 2011,9(2):206-210. (WANG Feifei,DU Weitao. Optimized design of memory access for twiddle factors in FFT algorithm[J]. Journal of Terahertz Science and Electronic Information Technology, 2011,9(2):206-210.)

作者简介：

周胜文(1987-)，男，河南省信阳市人，硕士，工程师，主要研究方向为航天电子对抗.email:phoenix_heart@163.com.

刘平原(1984-)，男，安徽省阜阳市人，硕士，工程师，主要研究方向为电子侦察与电子对抗.

詹　磊(1977-)，男，安徽省安庆市人，博士，研究员，主要研究方向为电子侦察与电子对抗.

廖春兰(1987-)，女，江西省上饶市人，硕士，工程师，主要研究方向为电子侦察.

马　凡(1990-)，女，北京市人，硕士，助理工程师，主要研究方向为电子侦察.

董　晖(1984-)，男，陕西省宝鸡市人，硕士，高级工程师，主要研究方向为电子侦察与电子对抗.