

文章编号: 1672-8785(2015)04-0013-07

基于逐元暗电流抑制的红外探测器 读出电路研究

宋伟清^{1,2} 周 廉^{1,2} 白 涛^{1,2} 袁红辉^{1*}

(1. 中国科学院上海技术物理研究所, 上海 200083;

2. 中国科学院大学, 北京 100039)

摘 要: 在航天应用领域, 大部分中长波红外探测器都工作在高背景下。由于线列碲镉汞 (HgCdTe) 红外探测器本身的暗电流较大且各像元的暗电流具有很大的非均匀性, 采用常规读出电路方案时的输出信号动态范围过小, 甚至部分像元的信号电压也无法读出。采用将电压-电流转换和电流存储单元相结合的方法, 设计了一种具有逐元背景抑制功能的中波红外探测器线列读出电路。该方法不仅可以抑制不同像元的暗电流, 而且还可以有效提高电路的信噪比, 并可增大输出信号的动态范围。电路测试结果表明, 在 90 K 低温下, 电路输出摆幅为 2 V, 输出电压的非均匀性下降了 70%, 因此该研究对中长波红外探测器的工程化设计具有重要的指导意义。

关键词: 红外探测器; 背景抑制; 非均匀电流存储; CMOS 读出电路

中图分类号: TN4 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2015.04.003

Research on Infrared Detector's Readout Circuit Based on Element-by-Element Dark Current Suppression

SONG Wei-qing^{1,2}, ZHOU Lian^{1,2}, BAI Tao^{1,2}, YUAN Hong-hui^{1*}

(1. Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 20083, China;

2. University of Chinese Academy of Sciences, Beijing 100039, China)

Abstract: Most of mid-wave and long-wave infrared detectors for space application operate against high background. For a linear HgCdTe infrared detector array, because of the large dark current of itself and the serious nonuniformity of dark current in each of its detection elements, the dynamic range of its output signal is too small and even the signal voltage of part detection elements can not be read out when the conventional readout circuit is used. A readout circuit which has an element-by-element background suppression function is designed for a linear mid-wave infrared detector array. It is designed by combining voltage-current conversion with current storage. This method not only can suppress the dark current from different detection elements, but also can effectively improve the signal-to-noise (SNR) of the circuit and increase the dynamic range of the output signal. The test result show that the circuit has its output swing of 2 V at the low temperature of 90 K and the nonuniformity of its output voltage

收稿日期: 2015-03-15

作者简介: 宋伟清 (1989-), 男, 浙江绍兴人, 硕士研究生, 主要从事 CMOS 模拟集成电路研究。

* 通讯作者: 袁红辉 (1972-), 男, 湖南南县人, 副研究员, 博士, 主要从事空间用 CMOS 专用集成电路的设计和测试工作。E-mail: yuanhonghui@163.com

is reduced by 70%. Therefore, this research is of significance to the engineering design of mid-wave and long-wave infrared detectors.

Key words: IR detector; background suppression; inhomogeneous current storage; CMOS readout circuit

0 引言

中长波红外探测器在低温目标探测、超视距探测和抗干扰目标识别等领域具有极其重要的用途,因此一直是红外探测器技术发展的一个重要方向。目前,中波红外探测器(波长为 $3.5 \sim 4 \mu\text{m}$)仍以 HgCdTe 探测器为主,其一般工作在高背景下,所以会产生很大的背景电流。同时, HgCdTe 中长波红外器件本身的暗电流也比较大,且存在较大的非均匀性;信号读出时极易出现各像元信号高低不平的现象,致使部分信号无法读出。这种现象大大减小了系统的动态范围。

改进探测器工艺是减小暗电流和非均匀性的一条途径,但其中许多关键技术仍有待进一步的研究,探测器的暗电流和非均匀性还达不到理想情况。改进探测器读出电路设计是解决暗电流及背景电流问题的另一条途径。比如,缓冲栅极调制输入电路通过非平衡电流镜技术可以获得高电荷敏感度;通过电流模式背景抑制结构可以增大电路的动态范围^[1]。输入失调电压补偿电路^[2-3]可以通过开关电容补偿使输入

端的电压偏置趋于零;通过结合相关双采样技术和自归零技术,可以有效降低由失调电压引起的固定图像噪声和 $1/f$ 噪声。但对于暗电流较大且非均匀性比较严重的线列中波红外探测器而言,这些方法都存在不同程度的局限性,其信号读出达不到理想的效果。

本文在探测器读出电路端采用将电压-电流转换法^[5]、暗电流记忆去除法、版图设计等手段相结合的办法,在放大器输入端的前端抑制背景电流和暗电流,通过电压-电流转换法进行整体调制,并通过暗电流记忆去除法对各光敏元进行逐元调制,从而增加积分电容的积分时间和信噪比,扩大电路的动态范围。

1 系统结构设计

1.1 电压-电流转换法

所谓电压-电流转换法就是指将 MOS 管构造造成压控电流源,并在电容积分前抵消暗电流的办法。该方法具有结构简单、所占面积小、可调制性强等特点,因此适用于焦平面器件。

图 1 所示为本文采用的结构设计。该结构

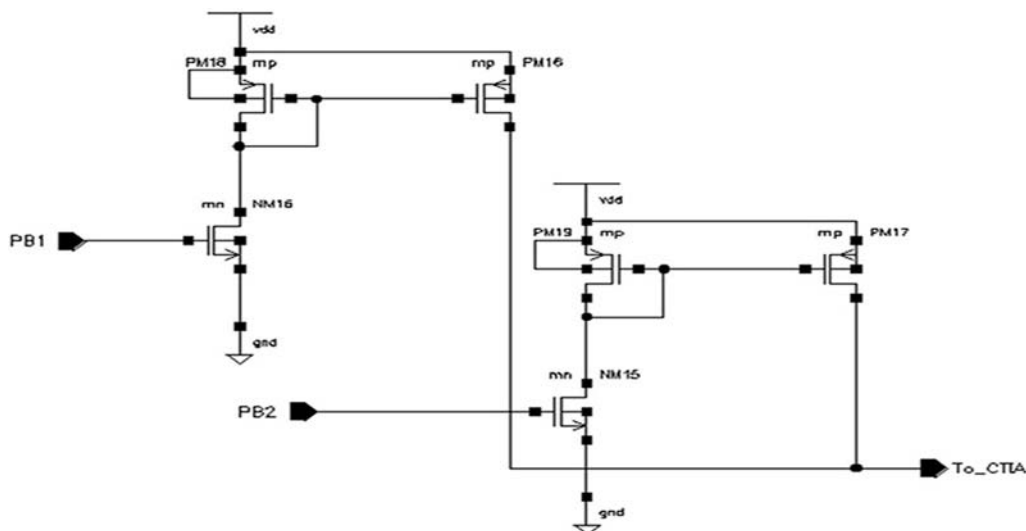


图 1 电压-电流转换法的结构设计

1.3 系统设计

中分辨率成像光谱仪采用光伏型 HgCdTe 探测器, 每个光谱通道配备一个 10 元线列, 每个线列由 10 个有效像元组成, 它们对应仪器的 1000 m 空间分辨率, 其信号由读出电路输出信号。每个像素均有独立的像素级读出放大器、片上集成偏置电路和移位寄存器电路。该器件具有快照工作模式, 所有像素同时积分, 同时复位, 输出信号按顺序读出。

采用 CTIA 型读出电路, 即将电容反馈互阻抗放大器作为电路的输入级结构, 并采用相关双采样电路。图 3 为单元电路的原理框图。CTIA 放大器采用双端共源共栅放大器结构, 以保证放大器的开环增益和带宽。CTIA 放大器工作在电源电压为 5 V、功耗为 220 μW 的条件下, 其开环增益可达到 1750, 增益带宽可达到 160 MHz, 可确保放大器闭环工作的稳定性。在单元电路中使用两个积分电容, 可形成两级放大倍数。

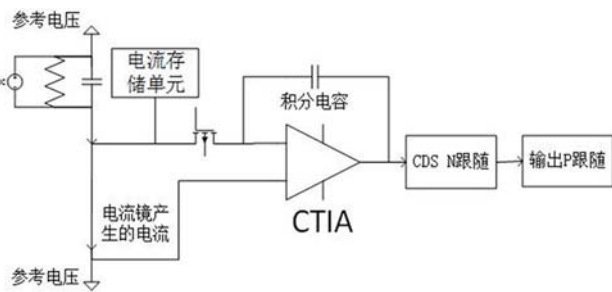


图 3 单元电路的原理框图

电路的工作过程可以分为两个阶段: 第一个是校准阶段, 即将探测器对准等效背景, 用开关 (Mcontrol 管) 使放大器的输入端保持关闭状态。这样, 探测器的暗电流及背景电流 ($I_{dark} + I_{back}$) 将流入电流存储单元。等到校准阶段结束后, 在存储单元中流动的电流大小近似等于暗电流及背景电流 ($I_{dark} + I_{back}$), 电压被保存在电容回路中。第二个阶段是积分读出阶段, 即打开放大器的输入端, 为探测器提供正常的光信号, 此时探测器的输出电流为信号电流、暗电流以及背景电流 ($I_{sig} + I_{dark} + I_{back}$)。由于电流存储单元已经存储了 $I_{dark} + I_{back}$, 流入 CTIA 放大器积分电

容的电流便为信号电流 I_{sig} , 即只有对信号电流 I_{sig} 进行了积分, 才能达到抑制背景的目的。

电路系统由积分器、采样保持电路、放大管、多路传输开关和移位寄存器等部分组成。一共有 10 个相同的单元, 每个单元对应于一个探测器元的输出信号。电路采用相关双采样结构 [7], 主要用于消除 CMOS 的 KTC 噪声和固定噪声。芯片的输出接口可直接输出信号值与暗信号值, 其差分为信号真实值。

2 电路仿真及分析讨论

2.1 功能性仿真

设计了 10 元探测器线列读出电路的原理图及版图, 并采用 CSMC-0.5 μm 双层多晶三层金属工艺 SPICE 模型库对其进行了仿真。首先, 进行功能性仿真。为简单起见, 仅给出 3 路输入信号。根据设定, 积分时间 t 为 220 μs (包括读出时间大于 15 μs), 信号输出摆幅最大为 2 V, 积分电流可由式 (1) 进行估算:

$$I = \frac{CU}{t} \tag{1}$$

现将信号电流 I_{sig} 设置为 10 nA, 同时设定输入暗电流 $I_{dark} = 200$ nA ($I_{dark} / I_{sig} = 20:1$), 暗电流的最大波动值为 20 nA, 即 3 路暗电流输入分别为 190 nA、200 nA 和 210 nA。表 1 列出了仿真结果。可以看出, 暗电流的最大波动值由 20 nA 降至 1.46 nA, 暗电流非均匀性抑制比率为 -22.7 dB。

表 1 暗电流抑制的仿真结果

初始输入 (nA)	抑制后 (nA)	最终输入值 (nA)
190	190.2	9.83
200	199.4	10.55
210	208.7	11.29

* 信号电流: 10 nA

同时加上 10 路输入信号, 观测相关双采样两个采样点 (采样时间分别为 16.2 μs 和 190.3 μs) 的电压输出 (见图 4)。图中的实线表示未采用暗电流抑制的输出结果, 虚线表示暗电流抑制后的输出结果。我们可以明显看到两组输出信

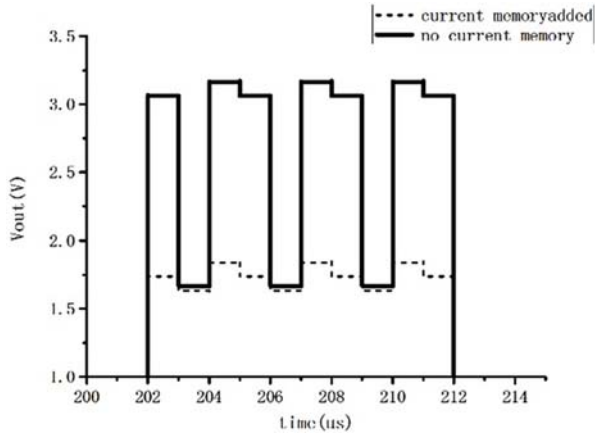


图 4 10 元线列的输出信号波形对比

号的摆幅差异。其中, 实线输出电压的最大/最小值为 3.17 V/1.68 V, 虚线输出电压的最大/小值为 1.83 V/1.63 V, 输出信号的摆幅抑制为 -17 dB, 取得了较好的非均匀性抑制效果。我们在仿真中发现, 该结构的暗电流抑制效率与 Mcontrol 管 (见图 2) 的栅极电压 $V_{control}$ 有较大的相关度。由于 Mcontrol 管工作在亚阈值区, 电流与 $V_{control}$ 之间呈指数关系^[7], 这对 $V_{control}$ 具有较高的精度要求。

2.2 读出信号的线性度

相关双采样输出端的电压可以表示为

$$V_{out} = \frac{\eta_{inj} I_{sig} t_{int}}{C_{int}} + V_{off} \quad (2)$$

式中, η_{inj} 为整体注入效率; V_{off} 为由于电流存储单元漏电以及 MOS 管阈值偏差引起的失调电压。在固定的暗电流条件 ($I_{dark}=200$ nA) 下, 通过改变信号电流 (I_{sig} : 0 ~ 20 nA), 可以测得输出电压的数值 (见图 5)。其中, 虚线代表暗电流为 200 nA 的情况, 实线代表暗电流为 100 nA 的情况。可以看出, 输出电压与信号电流之间呈现出较为明显的线性关系, 其线性度为 97.6% ($I_{dark}=200$ nA), 而且有相同的斜率, 这就印证了式 (2) 的关系。

2.3 最小测量对比度

读出电路的信号处理容量主要由暗电流抑制程度和电源电压摆幅决定。其中, 暗电流抑制程度可由最小测量对比度来表示, 其定义为抑

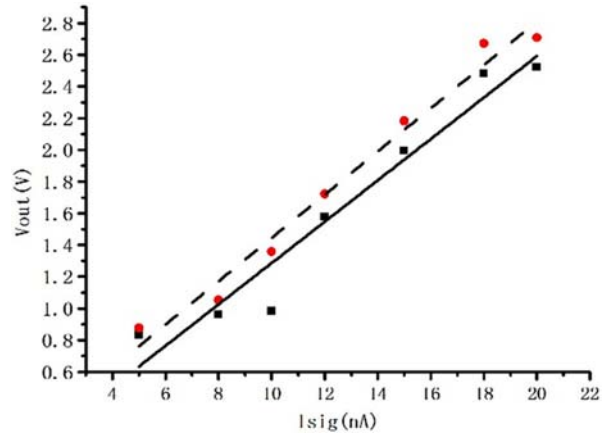


图 5 输出信号与信号电流的关系图

制后最小的测量暗信号与抑制前暗信号的比值, 用 dB 表示。图 6 所示为最小测量对比度随暗电流的变化情况。可以看出, 最小测量对比度会随着暗电流的增大而减小, 并呈较为明显的线性关系 (线性度为 90%)。当 $I_{back}=200$ nA 时, 最小测量对比度小于 -55 dB, 表明暗电流抑制后仅剩余 0.16%。

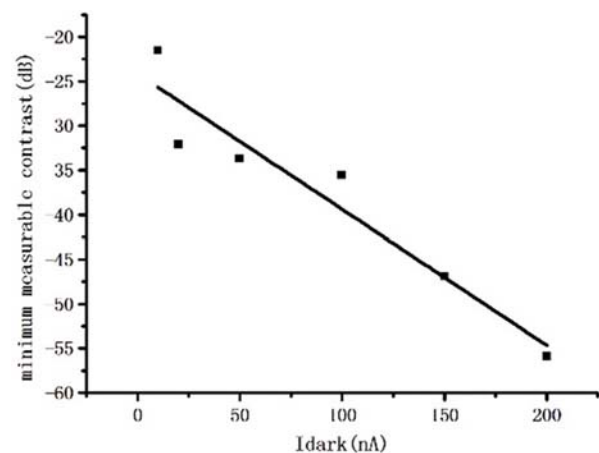


图 6 最小测量对比度与暗电流的关系

2.4 电流存储单元的保持时间和精度

电路校准频率由存储单元的漏电流决定。相关文献表明, 即使是在温度高达 240 K 的情况下, 存储单元的保持时间 (其定义为存储电流发生 0.1% 误差所需要的时间) 也在 1 s 以上^[8]。由于本文电路应用于较低温度 (90 K) 下, 其保持时间将远大于常温下的保持时间 (1 s)。存储单元的存储误差主要是由电荷注入效应引起的。本文电路采用虚拟开关以及电容回路的设计来减

小该效应的影响,然而虚拟开关时钟信号的摆幅将会成为新的主要误差来源。针对此问题,我们对时钟摆幅和积分电压进行了仿真。图 7 所示为仿真结果,即在信号电流固定 ($I_{sig}=10$ nA),暗电流 + 背景电流固定 ($I_{dark}=200$ nA) 的情况下,积分电压与时钟摆幅之间的关系。可以看出,积分电压会随着信号摆幅的增大而增大。图 7 表明,随着时钟摆幅的增大,开关馈通效应增强,输出电压也将上升。因此,为尽量减小存储单元的误差,有必要减小时钟摆幅。

3 版图设计及测试结果

采用 CSMC-0.5 μm 双层多晶三层金属工艺进行流片。将电压 - 电流转换单元布局在线列电

路的左右两端。地线采用宽度大于 100 μm 的金属线,这是为了减小由地线电压降引起的探测器输入电流的非均匀性。图 8 为整体版图设计。

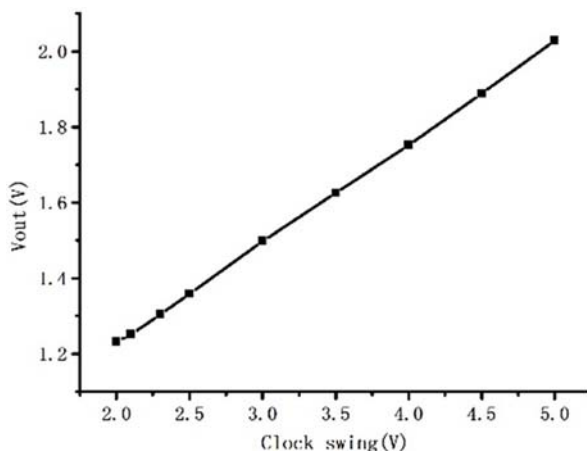


图 7 积分电压与时钟摆幅的关系

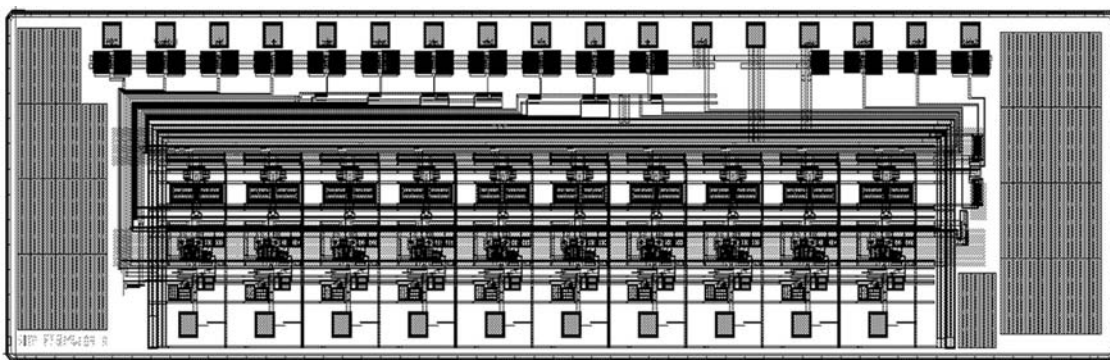


图 8 整体版图设计

芯片面积为 5.8 mm $\times$ 1.4 mm,包括超过 400 个 MOS 管和将近 100 个电容。在版图外围布置一圈用于减小串扰和外部噪声干扰的保护环。芯片测试结果表明,在 90 K 低温下,电路功能正常,电路输出范围为 2 V,芯片功耗小于 55 mW。表 2 列出了芯片参数。

将芯片置于 90 K 环境下进行测试。积分时间为 220 μs ,负载电阻为 1 k Ω ,电源电压为 5 V。图 9 所示为测试结果。可以看出,电压输出摆幅为 2 V,输出电压的非均匀性约为 0.6 V (下降了 70%),取得了较好的非均匀性抑制效果。

4 结束语

本文设计并实现了一种用于航天探测领域的 10 元线列中波红外探测器读出电路。采用电

压 - 电流转换法消除整体背景,并采用电流存储单元法定制化地消除暗电流和背景的不均匀

表 2 芯片参数

参数	特性
线列单元	10 $\times$ 1
芯片面积	5.8 mm $\times$ 1.4 mm
工艺	0.5 μm CMOS
线性度	>97%
电源电压	5 V
输出摆幅	~2 V
功耗	55 mW
工作温度	90 K
噪声	<7 $\times$ 10 $^{-4}$ V
积分时间	220 μs

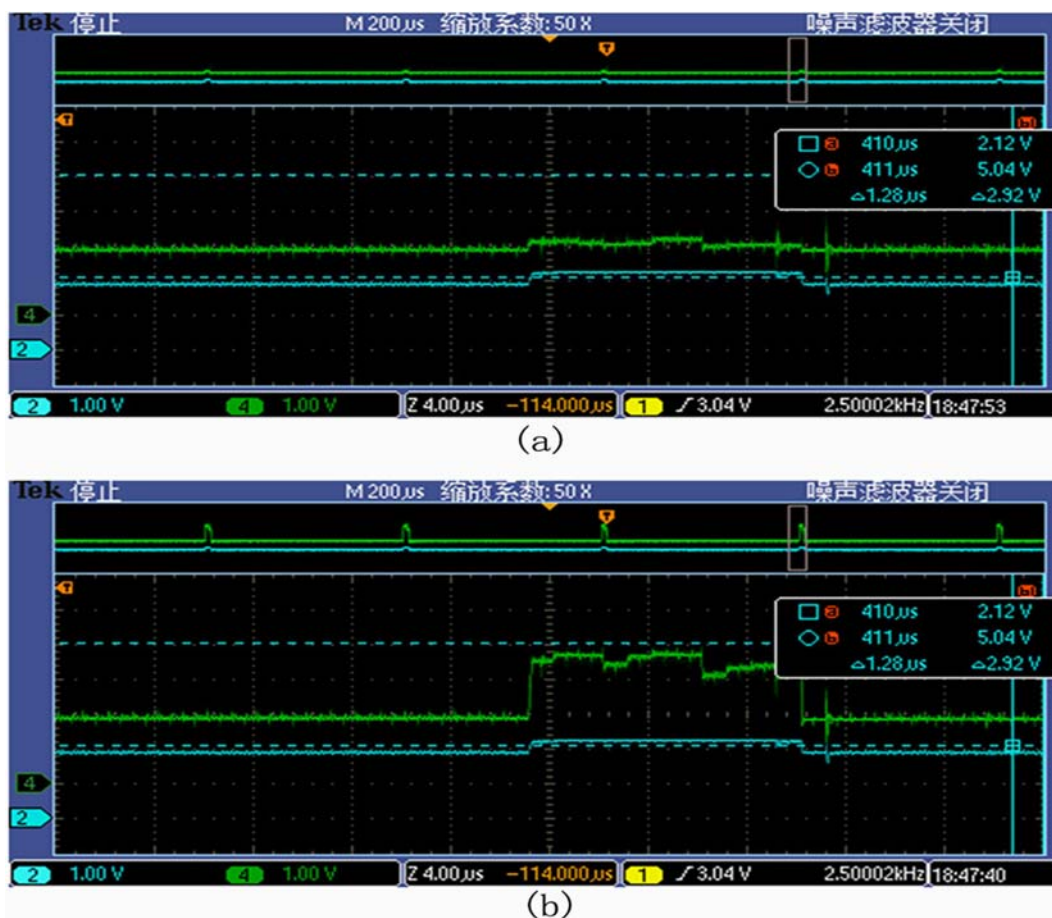


图9 (a) 探测器线列未加烙铁信号时的波形; (b) 探测器线列加烙铁信号时的波形

性。仿真结果表明, 该结构对暗电流非均匀性的抑制比例可达 -22.7 dB, 读出信号的线性度可达 97.6% , 最小测量对比度小于 -55 dB。测试结果表明, 在 90 K 低温下, 电路功能正常, 电路输出范围为 2 V, 输出电压的非均匀性下降了 70% 。该读出电路的设计可适用于阻抗大于 $10^6 \Omega$ 的光伏型红外探测器, 尤其是为中长波红外探测器读出电路的工程化研制提供了重要的参考依据。

参考文献

- [1] Hsieh C C, Wu C Y, Jin F W, et al. High Performance CMOS Buffered Gate Modulation Input(BGMI) Readout Circuit for IR FPA [J]. *IEEE J Solid-State Circuits*, 1998, **33**(8): 1188-1197.
- [2] 黄松磊. 延伸波长 InGaAs 红外焦平面暗电流及读出电路研究 [D]. 上海: 中国科学院上海技术物理研究所, 2011.
- [3] 吕坚等. 一种新型低噪声高均匀性红外焦平面读出电路 [J]. *微电子学*, 2010, **40**(2):239-242.
- [4] Woo D H, Kang S G, Lee H C. Novel Current-Mode Background Suppression for 2-D LWIR Applications [J]. *IEEE Transactions on Circuit and Systems*, 2005, **41**(5): 606-610.
- [5] 赵晨, 丁瑞军. 红外探测器背景抑制读出结构设计研究 [J]. *激光与红外*, 2007, **37**(S1): 981-984.
- [6] Daubert S J, Vallancourt D, Tsividis Y P. Current Copier Cells [J]. *Electronics Letters*, 1998, **24**(25): 1560-1562.
- [7] 毕查德著. 陈贵灿译. **模拟 CMOS 集成电路设计**[M]. 西安: 西安交通大学出版社, 2003.
- [8] Pain B. Low-noise CMOS Circuits for On-chip Signal Processing in Focal-plane Arrays [D]. New York: Columbia University, 1993.