

基于 GPS 的变电站内部时间同步方法

王 峰, 胡敏强, 郑建勇
(东南大学电气工程系, 江苏省南京市 210096)

摘要: 围绕如何利用 GPS 校时系统实现变电站内部时间同步的问题, 提出了 2 套可行方案。并围绕校时误差这个中心, 深入研究了校时过程中的信号传递、CPU 中断处理、中断服务程序执行等环节, 分析了方案之间的异同点, 给出了关于校时误差和校时间隔的定量分析结果, 从而确定了它们各自的适用范围。最后扼要地讨论了现场干扰对两种方案校时精度造成的影响以及 GPS 校时过程中值得注意和进一步思考的问题。

关键词: GPS; 同步; 校时; 误差

中图分类号: TM764

0 引言

GPS 从 1973 年开始建立, 迄今已有近 30 年历史, 并被广泛应用于很多领域^[1~3]。变电站是电力系统的重要组成部分, 各种监控保护装置众多, 这些装置中有相当一部分要具备诸如 SOE、故障录波等对时间精度要求非常高的功能, 因此变电站应是 GPS 广泛使用的场合。但由于 GPS 的推广应用在我国起步较晚且接收模块价格较为昂贵, 相当一部分运行的变电站监控保护装置的时间同步仍采用传统方法, 即站级 PC 将本地时间通过站内通信网络分别发送到各装置; 这种时间同步方案由于通道延时的不确定及站级 PC 自身的走时误差, 校时精度难以保证。随着 GPS 应用的日益广泛及接收模块价格的渐趋便宜, GPS 校时方法正以其高精度、高可靠性优势逐渐应用于变电站校时系统中。

从实际情况出发, 变电站各个监控保护装置没有必要分别配备 GPS 接收模块, 否则不仅价格上非常不合算, 而且使得系统复杂性急剧增加, 对于低电压等级变电站则更是如此。可行的办法是将数个装置共享一个 GPS 模块, 但如何保证每个装置的高精度校时是一个值得深入研究的问题。

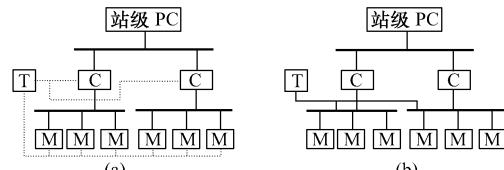
本文以某一具体的 35 kV 变电站自动化系统为例进行了探讨, 得出一些有普遍意义的结论。

1 校时方案的初选

实例变电站的相关内容简介如下: ①通信系统采用两级总线式拓扑结构, 数台监控保护单元(M)构成通信系统的第 1 级, 若干个通信管理单元(C)

构成第 2 级; ②物理层符合通用的 RS-485 规范, 介质访问控制均为主从轮询方式, 一次应答过程的时限 $T_{pl}=100 \text{ ms}$; ③监控保护单元 CPU 为 Intel 公司的 80C196KC, 晶振频率为 16 MHz, 实时时钟(RTC)分辨率到秒级, 高于秒级的时间分辨率由 CPU 内部定时器(TIMER)来实现; ④开关量由可编程逻辑器件(PLD)实现灵活配置。

GPS 标准模块输出的同步信号通常有很多限制, 因此用于系统校时的 GPS 装置一般是在此基础上进行二次开发的产品, 从而保证输出信号能符合变电站监控保护装置的各种接口规范。参照文献[4]有关 GPS 时间同步方法优缺点的讨论, 结合实例变电站的具体情况, 串行时间信息输出或脉冲信号输出都是可行的, 但是由于变电站装置硬件结构已经基本确定, 时间信号的引入将会受到限制。对串行方式来说, 装置不可能为其另设接口, 只能考虑利用原有的通信接口; 对于脉冲方式, 装置也不可能为其提供专用电路, 只能考虑利用开关量通道。综合考虑之后, 可以初步得出 2 种不同的校时方案, 它们的外部连接方式如图 1 所示(本文不考虑站级 PC 和标准时钟同步问题, 并假定其走时准确)。



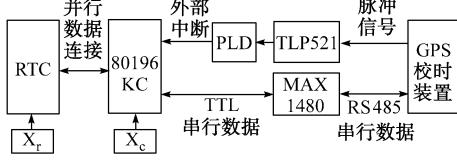
M 为监控保护单元; C 为每屏的通信管理单元; T 为变电站内 GPS 装置
脉冲量通道; ——— 通信总线; —— 串行通道

图 1 变电站内部装置的 2 种时间同步方案

Fig. 1 Two schemes for synchronizing equipments in the substation

2 性能分析和比较

校时的目的是确保装置内部计时系统的精度在规定范围之内,因此在分析校时性能之前有必要概述该系统的实际运作方法,以便明确研究对象。装置内部有关走时、校时部分的硬件结构如图 2 所示,整个系统由 RTC 和 CPU 两个部分组成,RTC 输出年月日时分秒,CPU 仅能输出毫秒或微秒值,校时信号从 CPU 串行口或外部中断接口进入。



X_r, X_c 分别表示 RTC 和 CPU 的晶振; TLP521 为光耦芯片
MAX1480 完成光隔和电平转换工作

图 2 校时硬件结构原理图

Fig. 2 Schematic diagram of hardware configuration for time adjustment

在图 2 所示的硬件结构基础上,有关装置走时和记录事件发生时间的过程如图 3 所示。当事件在 a 点发生时,装置从 TIMER 读取毫秒或微秒值,结合 RTC 的时间值即可得到事件发生的绝对时间。b 点与其类似。对于 c 点则情况有些不同:设 TIMER 此时的时间读数为 900 ms,c 点时间值为 2 900 ms,而不是设想中的 1 900 ms,很明显这是 2 个独立计时系统之间不同步造成的。针对这种情况,本文在减少 2 个系统和标准时间偏差的同时,采用了对 TIMER 计数周期做奇偶标记来鉴别正确秒值的方法进行处理。

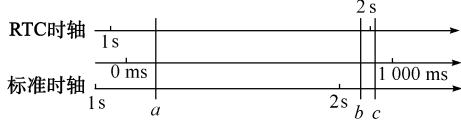


图 3 装置计时系统工作过程

Fig. 3 Simplified diagram of the working process of the timing system in the equipment

2.1 脉冲中断法

该方案(即方案 a)如图 1(a)所示,C 类和 M 类装置仅使用 T 提供的脉冲量对内部 TIMER 做时间校正,由于脉冲信号不能传送绝对时间信息,所以 RTC 的校时仍由站级 PC 发送校时信息来完成。从图 2 可见,脉冲量通过开关量接口引入,通过 TLP521 的光隔以及 PLD 的逻辑电路,最终接至 CPU 的外部中断引脚。该方案不涉及 T 和其他站内设备的串行通信问题,工作过程相对简单。图 4 给出了一次脉冲校时所经历的各个子过程。

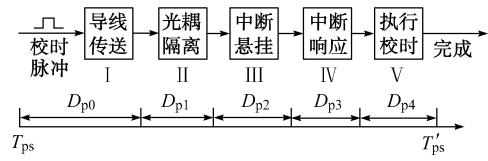


图 4 方案 a 工作过程示意图
Fig. 4 Sketch of the working process of scheme a in figure 1

图 4 中的时轴和各个子过程相对应,T_{ps} 为 GPS 装置发出校时脉冲的时刻(可以认为它就是标准校时点),T_{ps'} 为装置完成校时工作的时间,且有以下等式:

$$T_{ps'} - T_{ps} = D_{p0} + D_{p1} + D_{p2} + D_{p3} + D_{p4} \quad (1)$$

D_{p0} 为导线传播延时,它取决于 GPS 装置的信号出口到装置的导线长度 L_c≈20 m 及脉冲传播速度 V_c=2×10⁸ m/s,即有 D_{p0}=L_c/V_c=0.1 μs; D_{p1} 为光耦导通延时,对本例来说,光耦 TLP521 导通时间 D_{p1}=2 μs; D_{p2} 为从光耦转换结束到信号触发 CPU 外部中断口的延时,本例中主要取决于 PLD 的延时和中断悬挂的耗时,合计延时大约为 140 ns; D_{p3} 为从中断悬挂到中断程序开始执行的延时,该延时的确定较为复杂,参照文献[5]有关中断相应过程的内容可知它是分布在某一区间内的随机量,对本例该区间为[20U,73U](U 表示 CPU 一个状态周期长度,即 125 ns),将其视为均匀分布,则 D_{p3}=46.5U=5 812.5 ns; 中断服务程序从开始执行到写入校时值完成所需时间为 D_{p4},该延时与指令长度直接相关,由于中断服务流程总会有些分叉,不同的流程指令长度会有些差异,有必要考虑空指令填充的方法消除随机因素,本例中服务程序长度 m=75,所以 D_{p4}=75U。

D_{p0}~D_{p4} 确定之后,代入式(1),就可以确定 T_{ps'}-T_{ps} 的值,即校时过程本身存在的固有延时。在校时过程中,该延时可以通过对 TIMER 预置补偿量的办法来消除,其数值为 T_{ps'}-T_{ps} 除以 TIMER 的计数周期。

补偿值可以消除系统的固定偏差,但对外界随机因素引入的误差却无能为力。从上文叙述又知,校时误差实际与 2 套独立的计时系统都有关系,但考虑到站级 PC 校时可以保证秒级精度,应详细考察的仍是 TIMER 的校时误差,即确定 $\Delta(T_{ps'} - T_{ps})$ 的范围。从上文对各延时的分析可看出,主要的校时误差由 D_{p3} 的随机性产生,其误差范围 $\epsilon_1=53U/2=3 312.5 \text{ ns} \approx 3.3 \mu\text{s}$ 。又令 ϵ_{mc} 表示装置的 CPU 晶振在一个状态周期 U 的最大误差,约为 $12.5 \times 10^{-12} \text{ s}$,如指令长度较短可以忽略; ϵ_t 为式(1)前 3 项合计误差值,约为 1.5 μs,对应式(1)的误差计算式为:

$$\Delta(T_{ps}' - T_{ps}) = \epsilon_t + \epsilon_i + m\epsilon_{mc} \quad (2)$$

本例按照式(2)计算的校时误差不超过 $5 \mu s$, 该误差值的存在使得依靠增加校时频率来提高系统走时精度存在某种限度, 即当走时误差不够大时, 校时过程反而有可能增加系统的时间误差。本文根据上述分析, 在图 4 中的第 V 子过程中加入了判断环节, 比较校时时间 T_{ps} 和 TIMER 计数值确定的本地时间 T_{tm} (要考虑 T_{ps} 的实际延时), 如果 $|T_{ps} - T_{tm}| \leq \lambda_p \Delta(T_{ps}' - T_{ps})$, 则放弃校时指令, λ_p 根据实际情况设定, 本例令 $\lambda_p = 10$ 。由此, 脉冲中断法在本例中可以确保各装置的实际走时误差不大于 $0.05 ms$ 。

当然, 该结论的前提就是要保证站级 PC 对 RTC 的校时达到精度要求, 对于 RTC 的校时精度, 由于精度要求不高, 一般只要保证在一定的校时间隔内小于 $0.5 s$ 即可, 对本例最终选定 $1 h$ 一次。

2.2 串行通信法

图 1(b)所示的方案(即方案 b)没有使用 T 输出的脉冲信号, 只是将 T 的串行接口以并联的方式挂接到变电站通信系统各个一级总线段上, 可以看出, 这个方案几乎没有改变原有系统的任何硬件结构, 但由于涉及到多机串口通信问题, 校时信息传送过程相对复杂。图 5 给出了该方案一次完整的通信过程。

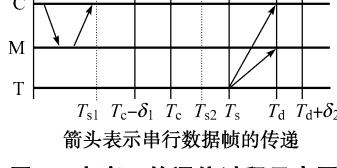


图 5 方案 b 的通信过程示意图

Fig. 5 Sketch diagram of the communicating process of scheme b in figure 1

参照图 1 结构, 从图 5 可以看出, 非校时状态时, C 分别对各自所管辖的 M 轮询, T 的通信接口与各个通信总线相隔离。当 C 的时间值到达 $T_c - \delta_1$ (T_c 为 C 按本地时间确定的校时点; δ_1 为某一小正数, 它与 C 在校时间隔内的走时误差以及应答过程时限 T_{pl} 有关) 时, 所有的 C 暂停对 M 的轮询并放弃对总线的控制权, T 在标准校时点 T_s 到达时对所有与其相连的装置(C 和 M)广播串行时间同步信息帧, 之后再次与总线隔离。在 $T_d + \delta_2$ (T_d 为 T 发送完时间信息帧的时刻; δ_2 的目的在于消除各装置的软件对校时信息帧处理方法不同造成的速度差异) 之后, C 自动恢复对总线的控制并进入正常工作状态。

从上面的简述中容易看出, 系统一次完整串行通信校时所需的时间为:

$$T_r = (T_s - T_c + \delta_1) + (T_d - T_s) + \delta_2 \quad (3)$$

式中, δ_1 的作用就是要确保标准校时点 T_s 落在 $T_c - \delta_1$ 时间点之后, 如果标准时间对应图 5 中的

T_{s2} 点, δ_1 也满足要求, 但若对应 T_{s1} 点则 δ_1 不满足, 这就有可能在校时时发生数据帧冲突, 造成校时失败, 而校时的失败又进一步导致装置本地时间和标准时间偏差的加大, T_s 更加无法满足 $T_s > T_c - \delta_1$, 最终导致装置的时间同步完全无效。针对 δ_1 的选择本文有如下考虑: 装置走时系统在 2 个相邻校时间隔内的误差积累的变化是较为缓慢的过程, 因此采用前一次 C 装置校时时本地时钟和标准时间的差值 $|T_{c(n-1)} - T_{s(n-1)}|$ 作为确定 δ_1 的依据是合理的, 所以有:

$$\delta_1 = K_s |T_{c(n-1)} - T_{s(n-1)}| + T_{pl} \quad (4)$$

K_s 为大于 1 的正数, 具体取值根据 C 的走时精度确定, 本例令 $K_s = 2$ 。

式(3)中第 3 项 δ_2 的取值可参照 M 对时间信息帧的最长处理时间, 确保各 M 在 $T_d + \delta_2$ 时刻都重新回到等待接收来自于 C 的轮询命令的状态, 本例中 M 对信息帧的处理不超过 50 条指令, $\delta_2 \approx 100 \mu s$ 。第 2 项($T_d - T_s$)则和 T 发送时间帧的速度相关, 令系统波特率为 B , 采用十位标准方式, 时间帧长度为 L_t , 则有:

$$T_d - T_s = 10L_t/B \quad (5)$$

本例中 $B = 9600 bit/s$, $L_t = 20$ 字节, $T_d - T_s \approx 20 ms$, 它和式(4)中的 $T_{pl} = 100 ms$ 构成了方案 b 的系统校时的主要历时, 通过该相对于校时间隔的比例, 也可以定量地给出方案 b 的校时方法对变电站原有通信系统容量的影响。

以上主要针对校时信息传送至站内装置的过程进行了讨论, 在此基础上, 下文将对信息本身传送的延时和误差问题做进一步的分析。

串行信息的传送从形式上看不同于脉冲传送, 前者有效部分为一个时间段(即式(2)中的 $T_d - T_s$)上的电平取值及其变化, 后者仅是脉冲的前沿, 所以通过类比可知串行通信校时的关键就是在上述的时间段上确定类似于脉冲前沿的精确同步点。在 GPS 装置校时帧的各个字节严格连续的前提下, 根据文献[5]有关串行中断部分的说明, 选择串行帧最后一个字节倒数第二位的中间位置(令该点为 P_{cm} , 对应的时刻为 T_{cm})作为校时分析的基准是合理的, 因为在该时刻之前装置之间进行的仅是数据的发送和缓存, 在此时刻之后 M 或 C 的校时信息接收中断标志开始生效, 剩余过程和脉冲校时类似。

采用类似方案 a 的分析方法, 图 6 中过程 II 对应的 $D_{c1}=1100 ns$; 过程 IV 部分较方案 a 复杂, 其中包含了帧校验的计算, 帧格式的识别以及进行本地和校时时间的比较以决定是否确实需要校时, 因此指令长度 m 较大, $D_{c3}=235U$; 图中的过程 III 和方案 a 中的触发中断和响应中断 2 个部分相似, 所不同的是方案 a 中的触发中断延时即指 PLD 电路的延

时,在本方案中这个部分对应 P_{cm} 点到达 C 或 M 的串口与串口中断悬挂之间的时间差值。由文献[6]可知,M 或 C 装置接收校时帧的过程其实就是对 T 发出信号的不断采样的过程,由于 M 或 C 装置 CPU 频率为 16 MHz,当波特率常数为 8 067 H 时,实际波特率为 9 615 bit/s,每位偏差 $\eta=1.5\%$,一个字节 P_{cm} 处的偏差为 $9\eta=1.35\%$,这就意味着 P_{cm} 还未真正传送到 CPU 串口时,串口中断已经提早悬挂,所以有:

$$D_{c0} = 46.5U - 9\eta/B \quad (6)$$

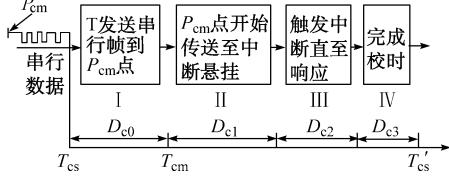


图 6 方案 b 校时过程分解图

Fig. 6 Detailed illustration for each step of scheme b in figure 1

D_{c0} 是脉冲校时所没有的部分,同时它也是串行通信校时过程中耗时最长的环节,根据 T_{cm} 的定义,容易得出:

$$D_{c0} = (10L_t - 1.5)/B \quad (7)$$

综上所述,将串行校时过程的延时 $T_{cs}-T_{cs}'$ 除以 TIMER 计数周期就可以得到相应的补偿值,该值远大于方案 a 中的对应值。

对于校时误差的分析,本文仍以 T_{cm} 为界将整个过程分为 2 个部分。 $T_{cm} \sim T_{cs}'$ 的误差分析和脉冲校时非常相似,只是具体的取值有所不同; $T_{cs} \sim T_{cm}$ 的误差其实和接收方(C 或 M)并没有关系,它衡量的是 T 装置从标准校时点开始发送数据,直到 P_{cm} 点的时间精度,如果假定 T 传送的是理想校时信息,该误差并不存在。所以可以采用类似式(2)的计算方法, $\Delta(T_{ms}' - T_{ms}) \leq 4.5 \mu s$ 。

T 装置不存在误差的假设对于脉冲校时法是合理的,一个脉冲前沿的产生和传送耗时很短,可以认为它和标准时间无误差,但对于历时约 20 ms 的串行过程来说,T 装置 CPU 的频率漂移却不能不考虑,按照通常每月 ± 5 min 来计算,一次串行帧的发送会有 200/96 μs 的误差,校时精度只能保证在 7 μs 以内,所以串行通信法校时精度的保证极大地依赖于 GPS 校时装置的精度。

方案 b 的校时门槛设置和方案 a 完全类似,保证校时误差和走时误差相差一个数量级,即对应于 λ_p 的 λ_s 也取 10。

2.3 干扰对校时的影响

第 2.1 节和第 2.2 节详细讨论了 2 种方案的工作原理和性能特点,但均未涉及现场干扰问题,然而

在工程实际应用中干扰是不可避免的,因此有必要讨论该因素对校时精度的影响。

对于串行通信校时方式,由于校时过程长,干扰信号串入通信线导致校时信息帧的丢失或错误的概率较脉冲方式大,但由于存在帧校验计算过程,极少会出现错误校时的情况,最多校时过程失败,装置自身时钟的走时间隔加长,走时误差因此会有所增加,该问题可以通过增加校时频度或适当减小 λ_p 或 λ_s 来解决。

干扰对脉冲中断方式的影响则表现为 2 种形式:①伪脉冲的出现会造成装置的错误校时;②脉冲信号被干扰信号淹没,造成漏校时。后者对于采用了信号放大及差分驱动的系统来说,发生概率较低,而且只要丢失情况不是很严重,装置走时的累积误差不会很大;伪脉冲的处理方法可以利用装置本地时间精度对接收的脉冲进行可信度鉴别^[7],即设定一定宽度的窗口,窗口之外的脉冲量一律视为干扰脉冲,此种方法要求装置自身的走时误差在窗口范围之内,否则标准脉冲会被误认为是干扰脉冲而被忽略,走时误差会进一步加大,最终导致恶性循环。

3 实例电站方案的最终确定

从第 2 节对 2 种校时方案的讨论可看出:①在 GPS 装置的精度得到保证的前提下,脉冲中断法和串行通信法的校时精度差别并不大,即使从工程的角度考虑,因 GPS 装置本身误差所造成的串行通信法校时误差的增加也在一定限度之内;②方案 b 可直接传送绝对时间的优势是脉冲中断法无法比拟的,由 RTC 和 TIMER 可以同时得到高精度校时,它们之间不同步的程度可以得到很好的控制;③干扰脉冲鉴别的可靠性要低于串行帧格式的校验。

所以本文认为尽管由于 GPS 校时装置自身的误差会使得串行通信法的校时误差精度比理想状态要差一些,但在变电站系统内部装置对时间精度要求不是非常苛刻的情况下,它仍是实例变电站 GPS 校时方案的首选。

当然,在装置硬件资源丰富的前提下,也可以考虑 2 种方案同时使用,串行通信法负责 RTC 部分,脉冲中断法负责 TIMER 的精确走时。这种组合的另一个重要优势在于:伪脉冲的鉴别可以借助方案 b 中 P_{cm} 作为定位点来减少时间窗口的宽度,从而增加鉴别的准确度,进一步减少误校时的可能性。

参 考 文 献

- 1 高厚磊,厉吉文,文 锋,等(Gao Houlei,Li Jiwen,Wen Feng, et al). GPS 及其在电力系统中的应用(GPS and Its Potential Applications to Power System). 电力系统自动化(Automation of Electric Power Systems),1995,19(9)

(上接第 39 页 continued from page 39)

- 2 朱文治,肖晓刚(Zhu Wenzhi, Xiao Xiaogang). GPS 卫星时钟在电网自动化系统中的应用(Application of Global Positioning System Clock Set in Power System Automation). 电网技术(Power System Technology),1997,21(3)
- 3 李琪,李楠,李伟(Li Qi, Li Nan, Li Wei). GPS 卫星同步时钟在电力系统时钟统一的应用(Application of GPS Satellite Synchroclock in Clock Synchronism of Power System). 继电器(Relay),1997,25(2)
- 4 赵晓微,李桂义,贾明娜,等(Zhao Xiaowei, Li Guiyi, Jia Mingna, et al). GPS 同步时钟在电力系统中的应用(Application of GPS Synchroclock in Power System). 电力系统通信(Telecommunications for Electric Power System),1998,19(5)
- 5 80C196KB User's Guide. Intel Corporation,1990
- 6 孙涵芳(Sun Hanfang). Intel 16 位单片机(Intel 16-digit Single Chip Computer). 北京:北京航空航天大学出版社(Beijing:

- Beijing University of Aeronautics and Astronautics Press),1999
- 7 龚庆武,刘美观,左克峰,等(Gong Qinwu, Liu Meiguan, Zuo Kefeng, et al). GPS 同步采用装置中防止干扰 GPS 秒脉冲信号的措施(Anti-jamming Methods for Pulse Per Second Signal in Synchronized Sampling Unit Based on GPS). 电力系统自动化(Automation of Electric Power Systems),2000,24(1)

王 峰(1976—),男,博士研究生,研究方向为变电站内部通信系统。

胡敏强(1961—),男,教授,博士生导师,主要从事工程电磁场计算、电气主设备状态监测与故障诊断等方面的研究工作。

郑建勇(1966—),男,博士,教授,主要从事电力电子及电力传动方面的研究。

SYNCHRONIZATION IN THE SUBSTATION BASED ON GLOBAL POSITIONING SYSTEM

Wang Zheng, Hu Minqiang, Zheng Jianyong

(Southeast University, Nanjing 210096, China)

Abstract: Two feasible plans of the synchronizing system in the substation both based on the global positioning system are introduced. Signal transferring, the CPU interrupt handling and the execution of the interrupt service routine, which highly affect the error of the synchronization, are thoroughly considered. The common place and differences of the two plans are described, and the calibration error and calibration interval of the synchronization are analyzed quantitatively by which the applicable fields for each plan can be determined easily. Finally, a summary discussion about how the local disturbances affect the calibration accuracy of each plan and what should be attended and studied furthermore are given.

Key words: GPS; synchronization; calibration; error